

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-122876

(43)Date of publication of application : 26.04.2002

(51)Int.Cl.

G02F 1/1343

G02F 1/1337

G02F 1/1368

(21)Application number : 2000-313158

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 13.10.2000

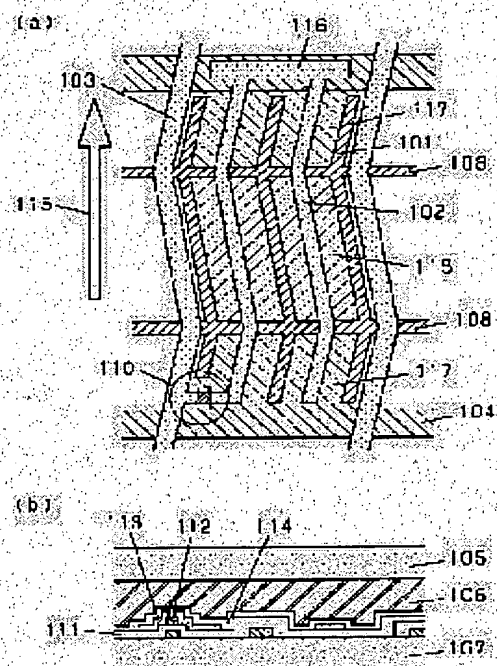
(72)Inventor : SHIODA AKINORI
YAMAKITA HIROFUMI
OGAWA SHINJI

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To solve such problems that domain boundaries of liquid crystals are generated at the bending points of electrodes disclination lines that do not transmit light are formed and the disclination line parts do not transmit light causing degradation of luminance as a panel in an IPS type liquid crystal display device in which pixel electrodes and opposing electrodes are arranged in a comb-line bending shape within the display pixels.

SOLUTION: In an electrode bending and lateral electric field type liquid crystal display device in which storage capacitors are formed on a gate wiring, the wiring that connects the opposing electrodes, is arranged only under the disclination lines associated with the bending of the electrodes. Thus, the efficiency of light transmissivity is made to be high and a display having high luminance is provided.



LEGAL STATUS

[Date of request for examination]

02.02.2006

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-122876
(P2002-122876A)

(43) 公開日 平成14年4月26日 (2002. 4. 26)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード (参考)
G 0 2 F	1/1343	G 0 2 F	2 H 0 9 0
	1/1337		2 H 0 9 2
	1/1368		5 0 0

審査請求 未請求 請求項の数11 O L (全 9 頁)

(21) 出願番号 特願2000-313158 (P2000-313158)

(22) 出願日 平成12年10月13日 (2000. 10. 13)

(71) 出願人 000005821

松下電器産業株式会社
大阪府門真市大字門真1006番地

(72) 発明者 塩田 昭教

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 山北 裕文

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外 2 名)

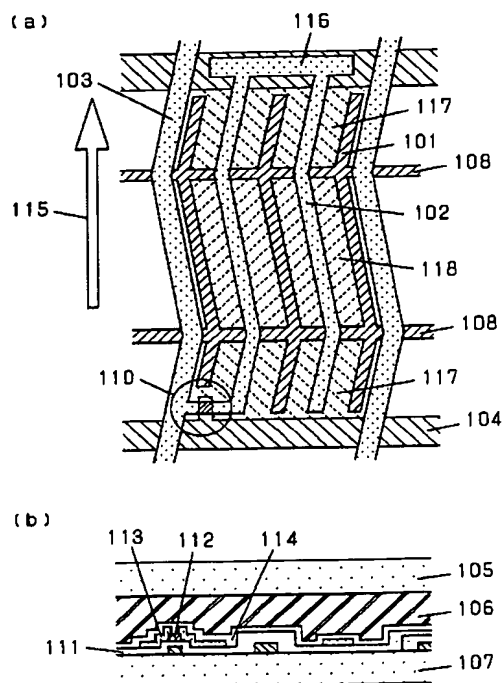
最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 画素電極と対向電極が櫛歯屈曲形状で表示画面内に配置されている IPS 型の液晶表示装置において、電極の屈曲点において液晶のドメイン境界が発生し、光透過をしないディスクリネーションラインが形成され、その部分が光透過せずパネルとしての輝度の低下を引き起こしていた。

【解決手段】 蓄積容量がゲート配線上に形成されている電極屈曲型の横電界型液晶表示装置において、対向電極を結線する配線を、電極屈曲に伴うディスクリネーションラインの下に構成することにより、光透過の効率を高め、高輝度のディスプレイを提供する事を目的とする。



【特許請求の範囲】

【請求項1】一対の基板間に液晶が挟持され、前記一対の基板のうち少なくとも一方が透明基板であり、片側の基板には、複数のゲート配線と、前記複数のゲート配線に交差する複数のソース線と、各ゲート配線及びソース配線に接続された薄膜トランジスタと、各薄膜トランジスタに接続された画素電極と、対向電極とが形成されている横電界方式液晶表示装置において、隣接する前記ゲート配線と前記ソース配線とで囲まれた領域を画素とし、前記対向電極を結線する配線が、画素内で生じるディスクリネーションラインと重なる様に配置した構成であることを特徴とする液晶表示装置。

【請求項2】前記対向電極および画素電極が画素内で少なくとも1つの屈曲部を有し、前記対向電極を結線する配線が、前記屈曲部において発生するディスクリネーションラインと重なるように配置されたことを特徴とする請求項1に記載の液晶表示装置。

【請求項3】前記対向電極、あるいは画素電極は画素内で複数個形成されており、前記屈曲部は画素内において、前記ソース配線と略平行、あるいは前記ゲート配線と略平行に配列されていることを特徴とする請求項2に記載の液晶表示装置。

【請求項4】前記対向電極を結線する配線本数が、前記ディスクリネーションラインの数と等しい数であることを特徴とする請求項1から3のいずれか一つに記載の液晶表示装置。

【請求項5】前記対向電極を結線する配線が、画素に配線される本数に応じて線幅を分配されて分割形成されていることを特徴とする請求項4に記載の液晶表示装置。

【請求項6】前記対向電極を結線する配線が、画素内で等巾の線幅で分割形成されていることを特徴とする請求項5に記載の液晶表示装置。

【請求項7】前記分割された対向電極を結線する配線の線巾が、前記ディスクリネーションラインの幅よりも広い線幅であることを特徴とする請求項1から6のいずれか一つに記載の液晶表示装置。

【請求項8】前記屈曲した対向電極と前記屈曲した画素電極に挟まれた領域で、ソース配線の延伸方向に対して、時計方向に傾斜した領域と反時計方向に傾斜した領域の面積が1つの画素内で略等しい面積を有することを特徴とする請求項2から7のいずれかに記載の液晶表示装置。

【請求項9】蓄積容量が前記ゲート配線上に形成されていることを特徴とする請求項1から8のいずれか一つに記載の液晶表示装置。

【請求項10】前記対向電極を結線する配線が、画素内で複数本形成された液晶表示装置において、蓄積容量が対向電極を結線する配線上に分割されて複数個形成されていることを特徴とする請求項1から8のいずれかに記載の液晶表示装置。

【請求項11】前記対向電極を結線する配線の画素内での分割本数が、画素によって異なることを特徴とする請求項1から10のいずれかに記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブマトリクス型液晶表示装置、特に、横電界方式のアクティブマトリクス型液晶表示装置に関する。

【0002】

【従来の技術】近年、パーソナルコンピュータの発達に伴い液晶表示装置装置、とりわけカラー液晶表示装置の需要が増加する傾向にある。

【0003】その液晶表示装置の表示素子には、各種の動作方式のものが用いられるが、とりわけアクティブマトリクス型液晶表示素子が、フルカラーの高精細な表示装置として注目され、精力的に研究開発されてきた。そのなかでもとくに広視野角表示が実現できる液晶表示装置として横電界方式（IPS型：In-Plane Switching）の液晶表示装置が、注目されて研究されている（特許第2952744号公報）。

【0004】しかしながら、このIPS型の液晶表示装置においても、他モード型の表示装置と同じく液晶分子の配向の境界（ディスクリネーション）が画素内に生じる。このディスクリネーションの対策として、表示領域の電極部分をディスクリネーションの形状に合わせて変形させる試みなどがなされている（特開平10-26767号公報）。

【0005】また、図2には、特開平10-148826号公報で示される、従来技術の1例として1画素分の電極構成を示している。

【0006】図2(a)に示す様に画素の表示領域内には、画素電極202と対向電極201が配置されている。図2に示す様なIPS型の液晶表示装置の構成においては、TFTを構成する透明基板207上に、画素電極202と対向電極203が、櫛歯屈曲形状で表示画素内に配置されている。これら画素電極、対向電極の屈曲形状は、液晶表示装置の視野角による色変化を低減させる為になされている。

【0007】また、図3には、数画素分の配置図を説明図として示している。図3が示す様に、対向電極バスライン303とゲート配線302の2つの電極が、一定の間隔を保って互いに略平行にストライプの形状をして配置されている。また、対向電極305は、対向電極バスライン303の画素領域内から分岐し、画素電極306と対向されるように構成されている。画素電極は、TFT部304と繋がっており、TFT部304は、ゲート配線とソース配線の交差する位置に配置される。この2本のゲート配線と2本のソース配線で囲まれた領域を画素領域とする。

【0008】

【発明が解決しようとする課題】しかしながら電極が屈曲されると屈曲点において液晶のドメイン境界が発生し、光を透過しないディスクリネーションラインが形成されるという問題が生じていた。

【0009】図4は、画素内部の電極の拡大図である。この図が示す様に、画素電極、対向電極が屈曲しているパネルにおいて、ラビング方向407は電極の延伸方向に対して平行になされる。従って、液晶配向角度に、電極の屈曲点を結ぶ線408を境として、対向電極線403の延伸方向に対して時計回り方向の角度を持つもの401と反時計回り方向の角度を持つもの402の2種類の領域が存在する。従って、電圧を印加した時、液晶分子409の配向方向が屈曲点を境にして逆方向になり、液晶の配向ドメインが形成される。408に示す様に、液晶の配向ドメインの境界線はライン状になり、光非透過部が数 μm 幅で形成される。この光非透過部幅を含めた境界線を以下ディスクリネーションラインと呼ぶ。

【0010】実際の画素においては、図2に示す様に画素、対向電極が其々屈曲している。この場合、209に示した様に電極の屈曲点を結ぶ直線上にディスクリネーションのラインが走る。このディスクリネーションライン209が発生すると画素内に信号電圧で制御されない部分为数 μm の幅で出来る為、画質の低下、さらには実質の開口率が低下していた。開口率の低下は画像の明るさが低下をもたらす。

【0011】しかしながら、従来の電極構成においては、視野角特性向上の為になされる電極の屈曲によって発生するディスクリネーションラインなどは考慮されていない。

【0012】本発明は、上記問題点を鑑みてなされたものであり、横電界型液晶表示装置において、対向電極を結線する配線を、ディスクリネーションラインの下のみ構成することにより、画質の低下を防ぐとともに光透過の効率を高め、高輝度のディスプレイを提供する事を目的とする。

【0013】

【課題を解決するための手段】上記課題を解決する為、本発明は、下記のような手段を採用する。

【0014】一対の基板間に液晶が挟持され、一対の基板のうち少なくとも一方が透明基板であり、片側の基板上には、複数のゲート配線と、複数のゲート配線に交差する複数のソース線と、各ゲート配線及びソース配線に接続された薄膜トランジスタと、各薄膜トランジスタに接続された画素電極と、対向電極とが形成されている横電界方式液晶表示装置において、対向電極を結線する配線が、画素内で生じるディスクリネーションラインと重なる様に配置した構成であることを特徴とする。

【0015】またこれらにおいて、対向電極、画素電極が画素内で少なくとも1つの屈曲部を有し、屈曲部を通りゲート配線と略平行にディスクリネーションが形成さ

れる液晶表示装置において、対向電極を結線する配線が、ディスクリネーションに対して、平行に形成されることを特徴とする。

【0016】またこれらにおいて、対向電極、画素電極が画素内で少なくとも1つの屈曲部を有し、屈曲部を通りソース配線と略平行にディスクリネーションが形成される液晶表示装置において、対向電極を結線する配線が、ディスクリネーションに対して、平行に形成されることを特徴とする。

【0017】またこれらにおいて、対向電極を結線する配線本数が、ディスクリネーションラインの数と等しい数であることを特徴とする。

【0018】またこれらにおいて、対向電極を結線する配線が、画素に配線される本数に応じて線幅を分配されて分割形成されていることを特徴とする。

【0019】またこれらにおいて、対向電極を結線する配線が、画素内で等巾の線幅で分割形成されていることを特徴とする。

【0020】またこれらにおいて、分割された対向電極対向電極を結線する配線の線巾が、ディスクリネーションラインの幅よりも広い線幅であることを特徴とする。

【0021】またこれらにおいて、屈曲対向電極と屈曲画素電極に挟まれた領域で、ソース配線の延伸方向に対して、時計方向に傾斜した領域と反時計方向に傾斜した領域の面積が1つの画素内で略等しい面積を有することを特徴とする。

【0022】またこれらにおいて、蓄積容量がゲート配線上に形成されていることを特徴とする。

【0023】またこれらにおいて、対向電極を結線する配線が、画素内で複数本形成された液晶表示装置において、蓄積容量が対向電極を結線する配線上に分割されて複数個形成されていることを特徴とする。

【0024】またこれらにおいて、対向電極を結線する配線の画素内での分割本数が、画素によって異なることを特徴とする。

【0025】

【発明の実施の形態】以下、本発明の実施形態について図面に基いて説明する。

【0026】(実施例1) 本発明における液晶表示装置の特徴と製造工程を図1(a)および図1(b)を用いて以下に記載する。

【0027】図1(a)および図1(b)に示すように、アレイ側基板107には、複数の平行なゲート配線104とソース配線103が交差して形成され、交差部には能動スイッチング素子としてTFT110が形成されている。隣接する2本のゲート配線104と隣接する2本のソース配線103で区画された領域が、表示領域(画素領域)である。この画素領域内に画素電極102と対向電極101が、櫛歯形状で屈曲して互に対向するように形成されている。また、図1-aに示す様に、対

向電極バスライン108とゲート配線104が、一定の間隔を保って互いに略平行にストライプの形状をして配置されている。対向電極101は、対向電極バスライン108の画素領域内から分岐し、画素電極102と対向されるように構成されている。また、蓄積容量116が、前段のゲート線上に形成されている。

【0028】以下、この電極が形成された基板をアレイ側基板と称する。

【0029】このアレイ側基板107は、配向膜を塗布された上で、画素電極あるいは対向電極の延伸方向（115の方向）にラビングされる。液晶はラビング方向115に配列する為、画素および対向電極に対しては屈曲角度分の初期角度を持って配向することになる。画素電極と対向電極とに挟まれて傾斜角度が同じである一つの区画は、電圧印加時における液晶配向の電極に対する角度が同じとなる領域である。図1においては、画素中に12区画形成されている。

【0030】本実施例において、電圧が印加されたときに液晶の回転方向が同一になる領域は、1画素内の上部4区画と下部4区画の計8区画の領域I117であり、逆方向で同一になる領域は、画素中央部の4区画の領域I118である。領域Iと領域IIでは液晶の視野角依存性が異なり、両者を組み合わせることにより全体としての視野角依存性を補償することができる。そこでこの領域Iの面積と領域IIの面積が略等しくなる様に画素電極、対向電極の線幅と線の長さを調整して視野角依存性を極小化してある。

【0031】電圧印加の際に液晶の回転方向が逆になる境界、即ち、ディスクリネーションラインは1つの画素領域内で8箇所存在する。図1においては、画素電極102と対向電極101の屈曲点を結ぶ線上に、ゲート配線104と平行に、ライン状に数 μ mの幅で発生する。画素上部の4箇所の屈曲点と下部4箇所の屈曲点は、其々、一直線上に並ぶ様に形成されているので、ディスクリネーションラインとしては、画素領域を横切る2本のラインと見なすことが出来る。

【0032】そこで対向電極バスライン108を、この画素電極102と対向電極101の屈曲位置に画素を横切るように2本配置する。即ち、屈曲部位に発生するディスクリネーションラインを対向電極バスライン108が覆うように構成した。本実施例においては、対向電極バスラインは、画素内で等巾に2分割して形成されている。

【0033】図1(b)に示すように、上述したアレイ基板107はカラーフィルタ側基板105と対向され、その間に液晶106が充填されて液晶表示装置が構成されている。

【0034】上記構成は、例えば以下のようにして作製される。まず、アレイ基板107のベースとなるガラス基板の片面上に、真空成膜装置を用いて膜厚0.1 μ m程

度のアルミ(A1)で薄膜導電体層を被着する。

【0035】そして、ゲート配線104と対向電極101、対向電極バスライン108とをフォトリソグラフィにより選択的に形成する。

【0036】このときゲート配線104と対向電極バスライン108は、略平行に形成される。

【0037】次に、アレイ基板107の全面にプラズマCVD装置を用いてゲート絶縁層111となる窒化シリコン層(SiNx)、不純物をほとんど含まずトランジスタのチャネルとなる非晶質シリコン層(a-Si)112および、n+シリコン層113の3種類の薄膜層を、膜厚0.3、0.2、0.03 μ mで順次被着し、フォトリソグラフィにより、チャネル部のa-Si112を選択的に残す。

【0038】次に、スパッタ装置を用いて膜厚0.1 μ m程度のAl薄膜を被着し、ソース配線103と画素電極102とを選択的に形成し、さらにチャネル部のn+a-Si113のエッチングも行いTFT110を形成する。このTFTの形成方法は公知の方法に従った。

【0039】次に、プラズマCVD装置を用いて保護膜として窒化シリコン層114を堆積する。

【0040】最後に、図示はしないが、ゲート配線104やソース配線103に電気信号を供給できるようにアレイ基板107の周辺部に、電極上のバンプ絶縁層である窒化シリコン層114を、フォトリソグラフィにより選択的に除去し、端子電極を露出しておく。

【0041】また一方、カラーフィルタ側基板105にはブラックマトリクスとカラーフィルタが形成される。ブラックマトリクスはゲート配線104、ソース配線103を覆うように配置する。

【0042】上記2枚の基板を用いて、基板の間隙に液晶層106が挟持されるように定法によりパネルを組み立てた。

【0043】本願の発明が従来例と異なる点は、対向電極バスラインを画素および対向電極の屈曲部を通る全てのディスクリネーションラインを覆うように構成した点である。

【0044】図1に示すように、画素および対向電極を屈曲させた構成のIPS型の液晶表示装置において、ゲート配線と平行に屈曲部を結ぶ線上の、液晶の動作しない部分を利用して対向電極バスラインを配置したことで、画質低下がなく光ロスの少ない高効率の高輝度の液晶表示装置を提供することができた。

【0045】(実施例2)図5に、実施例2におけるアレイ構成を示す。図5に示す様に、本実施例が実施例1と異なる点は、画素電極、対向電極の屈曲部を3箇所としてアレイ基板を作製した点である。

【0046】対向電極バスラインを形成する際には、屈曲部2箇所の液晶表示装置の対向電極バスラインのものと比較して、其々の配線の線幅を3分の2とした。

【0047】この基板を用いてパネルを作製したところ、従来の電極配線のものと比較して、本来液晶が動作しない部分に、遮光層となる対向電極バスラインを形成したことで、光のロスを少なくして、高効率でより色変化の少ない高輝度液晶表示装置を提供することが出来た。

【0048】（実施例3）図6は、本発明の実施例3におけるアレイ構成を示す。図6に示す様に、本実施例が実施例1と異なる点は、対向電極バスライン608の線幅をディスクリネーションラインの線幅以上で且つ、1つの画素において其々に違った線幅にて設けてアレイ基板を作製したことである。

【0049】本実施例においては、第1の対向電極バスラインを3 μ mとし、第2の対向電極バスラインを5 μ mとした。

【0050】アレイの製造プロセスにより電極線幅がばらつき、其々の線幅が違った場合においても、対向電極バスライン608の線幅をディスクリネーションラインよりも太くしておけば効果がある。

【0051】この基板を用いてパネルを作製したところ、等幅で分割したものと比較して遜色無く、また、従来の電極配線のものと比較して、本来液晶が動作しない部分に、遮光層となる対向電極バスラインを形成したことで、光のロスを少なくして、高効率な色変化の少ない高輝度液晶表示装置を提供することが出来た。

【0052】（実施例4）図7は、本発明の実施例4におけるアレイ構成を示す。図7に示す様に、本実施例が実施例1と異なる点は、蓄積容量705を分割された対向電極バスライン708上に複数設けたことである。このように蓄積容量を分散して設けることにより、蓄積容量の一部で短絡欠陥が発生しても画素全体の欠陥になることを防ぐことが可能になる。

【0053】この基板を用いてパネルを作製したところ、実施例1における液晶表示装置とは遜色無く、また従来の電極配線のものと比較して、本来液晶が動作しない部分に、遮光層となる対向電極バスラインを形成したことで、光のロスを少なくして、高効率な色変化の少ない高輝度液晶表示装置を提供することが出来た。

【0054】（実施例5）図8は、本発明の実施例5におけるアレイ構成を示す。図8に示す様に、本実施例が実施例1と異なる点は、画素電極、対向電極の屈曲点を画素内で2ヶ所設けたものと、画素内で3ヶ所設けたものを同一アレイ基板上に形成した点である。こうすることにより、全画素を同一の屈曲回数で作成した液晶表示装置と比較して、画面の場所による色付きの違いを補正することが出来る、このため、色付きを低減することが出来る。

【0055】この基板を用いてパネルを作製したところ、従来の電極配線のものと比較して、本来液晶が動作しない部分に、遮光層となる対向電極バスラインを形成

したことで、光のロスを少なくして、高効率でより色変化の少ない高輝度液晶表示装置を提供することが出来た。

【0056】（実施例6）図9は、本発明の実施例6におけるアレイ構成を示す。図9に示す様に、本実施例が実施例1と異なる点は、画素電極902と対向電極901をゲート配線904と略平行に形成したこと、および、ディスクリネーションラインがソース配線に略平行になるように形成したことである。これに伴って対向電極バスライン908はソース配線903に略平行になる。なおこの場合、ラビング方向909はゲート配線に略並行な方向とする。

【0057】この基板を用いてパネルを作製したところ、従来の電極配線のものと比較して、本来液晶が動作しない部分に、遮光層となる対向電極バスラインを形成したことで、光のロスを少なくして、高効率な色変化の少ない高輝度液晶表示装置を提供することが出来た。

【0058】

【発明の効果】上記の構成にすることにより、光の利用効率を高め、より明るい表示品位の高い省電力のディスプレイを提供することが出来た。

【図面の簡単な説明】

【図1】本発明の実施例1に係る画素構成を示す図

【図2】従来のIPS型表示装置の画素構成を示す図

【図3】従来のIPS型表示装置の配線を説明する図

【図4】電極屈曲型IPS型表示装置の電極部の拡大図

【図5】実施例2に係わるIPS型表示装置の配線を説明する図

【図6】実施例3に係わるIPS型表示装置の配線を説明する図

【図7】実施例4に係わるIPS型表示装置の配線を説明する図

【図8】実施例5に係わるIPS型表示装置の配線を説明する図

【図9】実施例6に係わるIPS型表示装置の配線を説明する図

【符号の説明】

101 対向電極

102 画素電極

103 ソース配線

104 ゲート配線

105 対向基板

106 液晶部

107 アレイ基板

108 対向電極バスライン

110 TFT部分

111 ゲート絶縁層

112 非晶質シリコン層

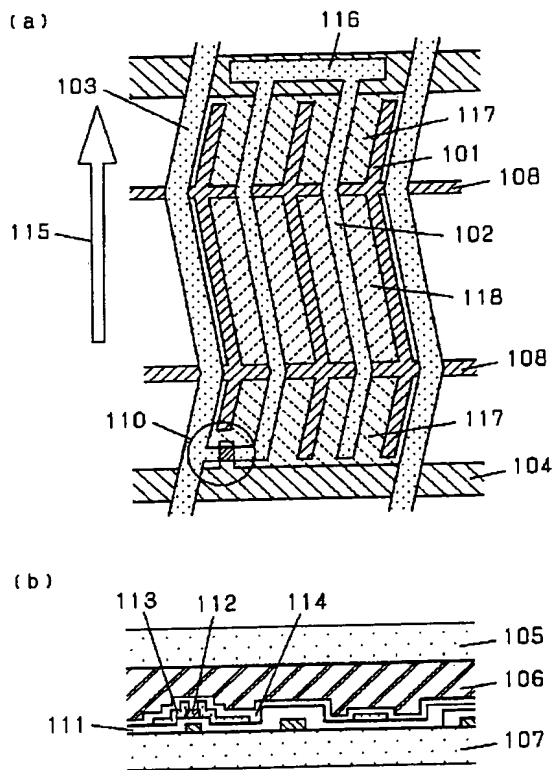
113 n+シリコン層

114 窒化シリコン層（保護膜）

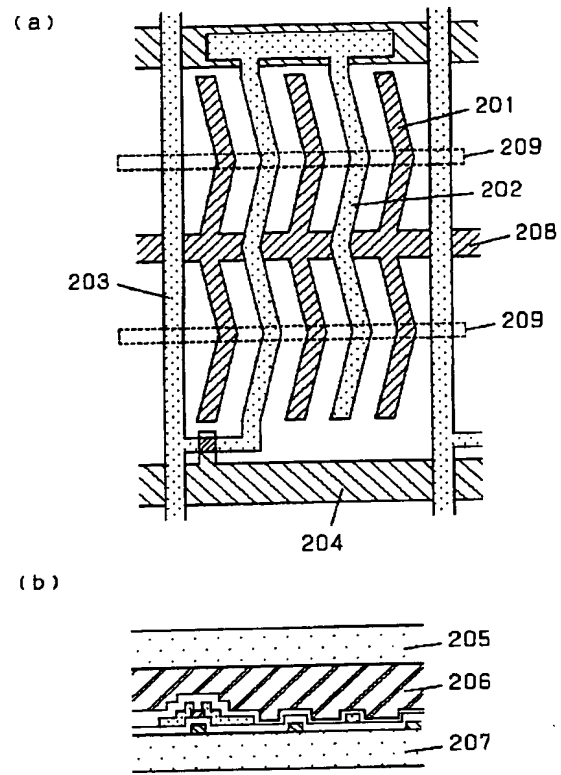
115 ラビング方向
 116 蓄積容量
 117 領域Ⅰ（時計方向屈曲部）
 118 領域Ⅱ（反時計方向屈曲部）
 201 対向電極
 202 画素電極
 203 ソース配線
 204 ゲート配線
 205 対向基板
 206 液晶部
 207 アレイ基板
 208 対向電極バスライン
 209 ディスクリネーションライン
 301 ソース配線
 302 ゲート配線
 303 対向電極バスライン
 304 TFT部
 305 対向電極
 306 画素電極
 401 時計方向動作部
 402 反時計方向動作部
 403 対向電極
 404 画素電極
 405 画素電極からの傾き角度 時計回り
 406 画素電極からの傾き角度 反時計回り
 407 ラビング方向
 408 ディスクリネーションライン
 409 液晶分子模式図
 501 対向電極
 502 画素電極
 503 ソース配線
 504 ゲート配線
 505 蓄積容量
 506 対向電極バスライン
 507 領域Ⅱ（反時計方向屈曲部）
 508 領域Ⅰ（時計方向屈曲部）
 509 ラビング方向
 510 TFT部分

601 対向電極
 602 画素電極
 603 ソース配線
 604 ゲート配線
 605 蓄積容量
 606 領域Ⅰ（時計方向屈曲部）
 607 領域Ⅱ（反時計方向屈曲部）
 608 対向電極バスライン
 609 ラビング方向
 10 610 TFT部分
 701 対向電極
 702 画素電極
 703 ソース配線
 704 ゲート配線
 705 蓄積容量
 706 領域Ⅰ（時計方向屈曲部）
 707 領域Ⅱ（反時計方向屈曲部）
 708 対向電極バスライン
 709 ラビング方向
 20 710 TFT部分
 801 対向電極
 802 画素電極
 803 蓄積容量
 804 ソース配線
 805 対向電極バスライン
 806 ゲート配線
 807 TFT部分
 901 対向電極
 902 画素電極
 30 903 ソース配線
 904 ゲート配線
 905 蓄積容量
 906 領域Ⅰ（時計方向屈曲部）
 907 領域Ⅱ（反時計方向屈曲部）
 908 対向電極結線ライン
 909 ラビング方向
 910 TFT部分

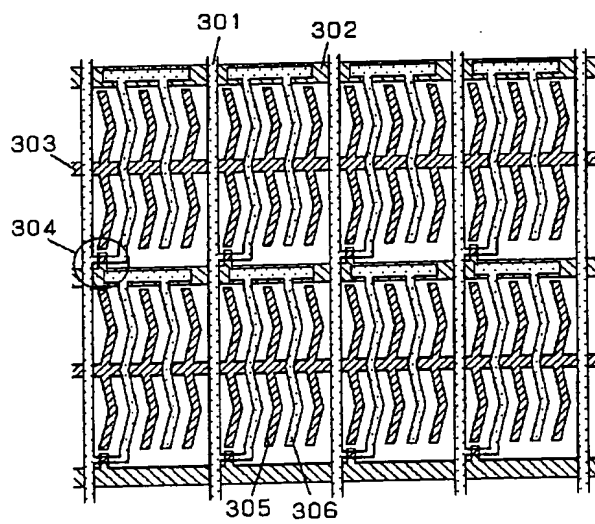
【図1】



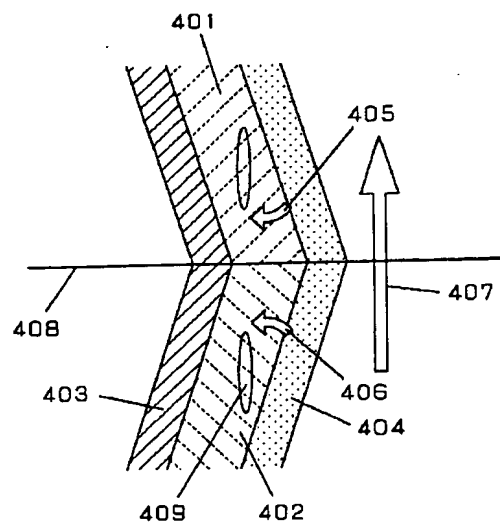
【図2】



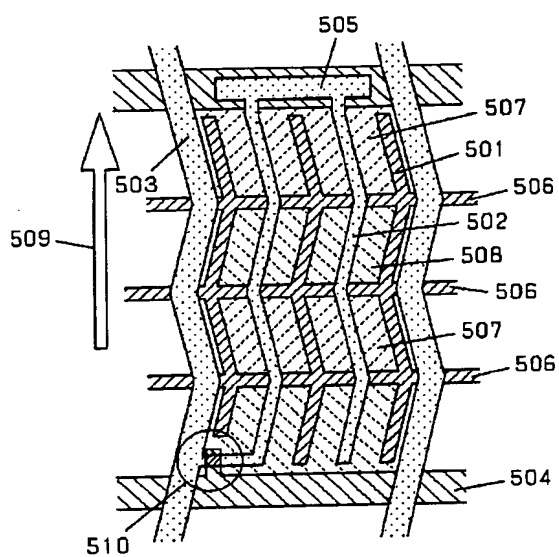
【図3】



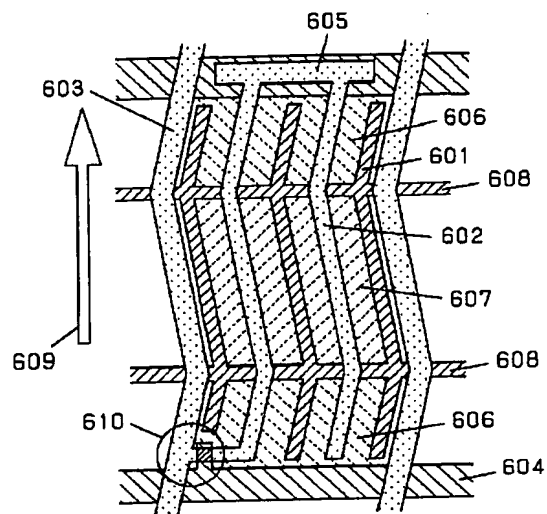
【図4】



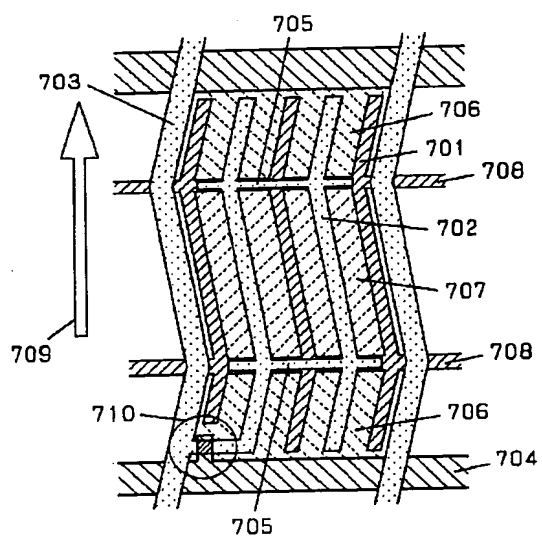
【図5】



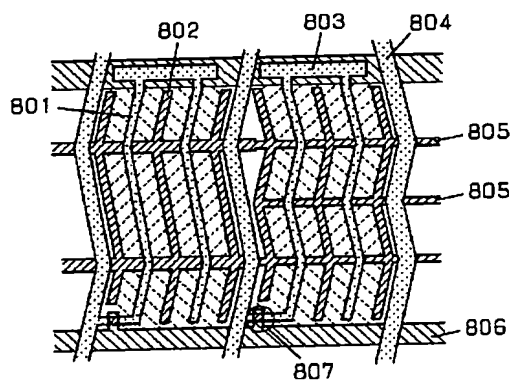
【図6】



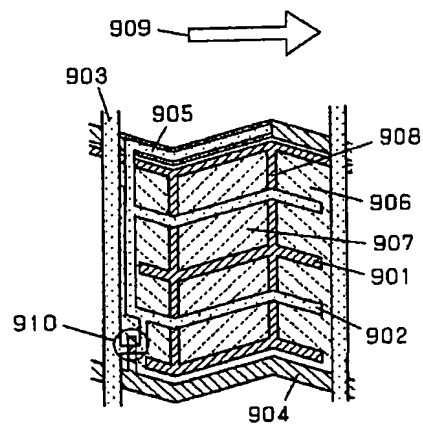
【図7】



【図8】



【図9】



フロントページの続き

(72)発明者 小川 慎司
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

F ターム(参考) 2H090 LA01 LA15 MB01
2H092 JB04 JB05 JB06 JB14 JB22
JB31 JB45 NA07